

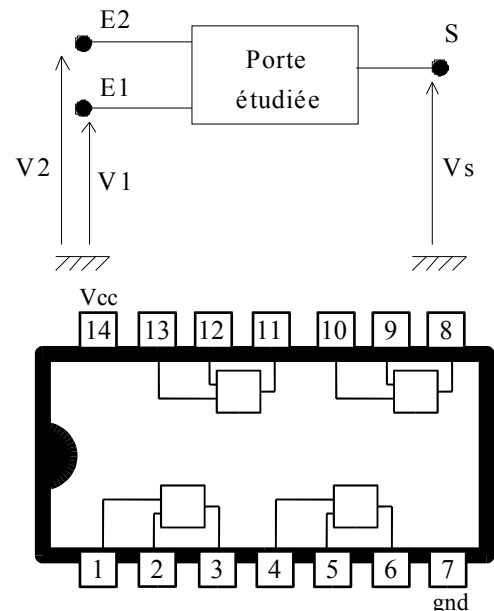
## TP n°3 : Etude d'une porte logique

- Objectifs :**
- relever expérimentalement la caractéristique de sortie  $V_s = f(i_s)$  d'une porte logique ;
  - exploiter une caractéristique, afin de déterminer :
    - les modèles de cette porte logique ;
    - les coordonnées du point de fonctionnement d'un montage.

### Introduction : Présentation des portes logiques

Un Circuit Intégré Logique est un circuit électronique permettant de réaliser des opérations (ou fonctions) logiques : ET ( ou AND) ; NON (ou NO) ; NON ET (ou NAND) ... Ils sont appelés **OPÉRATEURS LOGIQUES** ou **PORTES LOGIQUES**. Ils sont réalisés à partir de composants (diodes, transistors, résistors...) "gravés" sur une "puce" de semi-conducteur enfermée ensuite dans un boîtier.

Une porte logique possède une sortie S et une ou plusieurs entrées  $E_1, E_2, \dots$  (deux le plus souvent). La valeur de la tension de sortie  $V_s$  est une fonction des valeurs  $V_1, V_2, \dots$  des tensions d'entrée. A chacune des grandeurs physiques que sont les tensions d'entrée ou de sortie, on associe une variable logique binaire c'est à dire qui ne peut prendre que deux valeurs : "0" ou "1". En logique positive "0" correspond au niveau logique bas (**L**ow en anglais) et "1" correspond au niveau logique haut (**H**igh en anglais).



Nous étudierons le circuit intégré logique de référence 4011, de technologie CMOS. Son schéma de branchement est donné ci-contre. Le boîtier contient quatre portes identiques.

Nous étudierons la porte reliée aux pattes 1,2 (les deux entrées) et 3 (la sortie).

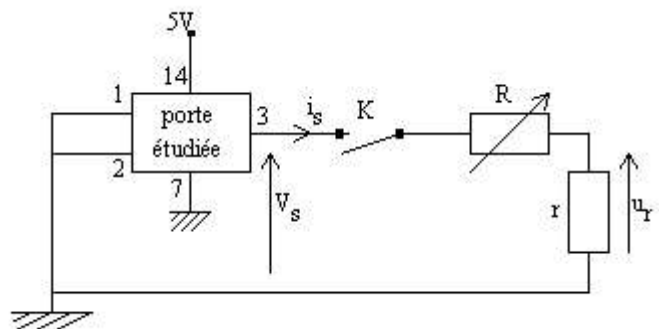
**La broche 14 sera reliée à la borne +5V de l'alimentation stabilisée, la broche 7 à sa borne -.**

### I - Relevé de la caractéristique $V_s(i_s)$ d'une porte logique NAND lorsque les entrées sont à l'état bas

On souhaite relever la caractéristique de sortie  $V_s(i_s)$

Voici le montage suivant :

- la résistance variable R est une boîte de résistances de précision  $\times 1\Omega, \times 10\Omega, \dots, \times 10k\Omega$
- r est une résistance de  $10\Omega$



- 1- Représentez sur un schéma de montage les appareils qui permettent de mesurer  $i_s$  et  $V_s$ .
- 2- Câblez le montage et faites vérifier
- 3- Mettez sous tension et déterminez les plages de variation de  $V_s$  et  $i_s$  lorsque  $R_c$  varie de l'infini (sortie à vide) à 0 (sortie en court-circuit) En déduire deux échelles convenables pour le tracé de la caractéristique  $V_s = f(i_s)$
- 4- Relevez directement sur feuille millimétrée la caractéristique  $V_s = f(i_s)$  pour  $0 < i_s < I_{cc}$  en notant au fur et à mesure les valeurs dans un tableau.

## **II- Exploitation des résultats**

### 2.1 Modèles équivalents

La caractéristique obtenue comporte deux parties linéaires.

- 1 Tracez les deux segments de droites correspondants.
- 2- Pour la partie linéaire correspondant à l'état haut de la porte :
  - déterminez son équation, du style  $V_s = E - r \cdot i_s$
  - en déduire le M.E.T. de la porte vue de la sortie, à l'état haut.
  - précisez les limites de validité pour ce modèle.
- 3- Pour la partie linéaire correspondant à l'état bas de la porte :
  - déterminez son équation, du style  $i_s = I_0 - V_s/r$
  - en déduire le M.E.N. de la porte vue de la sortie, à l'état bas
  - précisez les limites de validité pour ce modèle.

### 2.2 Déterminations d'un point de fonctionnement

On branche en sortie de cette porte logique une résistance de  $2200 \Omega$ .

- 1- Quelle est l'intensité du courant  $i_s$  débitée par la porte, ainsi que la tension  $V_s$  en sortie de celle-ci ?

Vous répondrez à cette question de trois manières différentes :

- en utilisant la caractéristique de sortie de la porte logique (solution graphique) ;
- en utilisant un modèle équivalent (précisez lequel, et justifiez votre choix) (solution analytique) ;
- en réalisant le montage expérimental (vérification expérimentale).

- 2- Comparez les trois résultats obtenus.